

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

63979-026

TANAKA et al.

June 30, 2003

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年12月12日

出 願 番 号

Application Number:

特願2001-378311

[ST.10/C]:

[JP2001-378311]

出 願 人

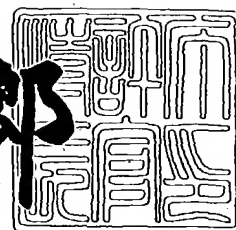
Applicant(s):

松下電器産業株式会社

2003年 3月 7日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3014131

【書類名】 特許願

【整理番号】 2030230090

【提出日】 平成13年12月12日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/10

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 田中 英行

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 大塚 隆

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 森田 清之

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 不揮発メモリ

【特許請求の範囲】

【請求項 1】 電氣的に異なる状態間を可逆的に変化してメモリ作用を示すメモリ物質が第一の電極と第二の電極との間に挿入された 2 端子素子において、前記メモリ物質に接触する第二の電極の電気接点の直径若しくは幅が、その他の配線における最小線幅より小さいことを特徴とする不揮発メモリ。

【請求項 2】 第二の電極が 2 端子素子内に複数個設けられた請求項 1 記載の不揮発メモリ。

【請求項 3】 第二の電極の個数が、マトリクス状に配置された其々の 2 端子素子で異なり、その個数頻度がポアソン分布に従う請求項 2 記載の不揮発メモリ。

【請求項 4】 ポアソン分布の平均値が 1 を超える請求項 3 記載の不揮発メモリ。

【請求項 5】 メモリ物質がアモルファス状態と結晶状態を可逆的に変化する相変化材料である請求項 1 から 4 のいずれかに記載の不揮発メモリ。

【請求項 6】 メモリ素子の電圧対電流特性が正負の電圧変化に対して非対称で整流作用があるとき、メモリ素子に対して順方向電流を流して書き込み・読み出し・消去動作を行う請求項 5 記載の不揮発メモリ。

【請求項 7】 第二の電極がメモリ物質に対して正極になるように電位を与えて書き込み・読み出し・消去動作を行う請求項 5 記載の不揮発メモリ。

【請求項 8】 第二の電極を電気化学的手法により基板内に埋め込んだ請求項 1 から 7 のいずれかに記載の不揮発メモリ。

【請求項 9】 第二の電極が、Rh、Pt、Pd、Ni、Coのいずれかからなる請求項 1 から 8 のいずれかに記載の不揮発メモリ。

【請求項 10】 メモリ物質に接する第二の電極の電気接点内に、前記第二の電極内部の多結晶構造を有する導電性物質の単結晶粒が 1 個程度しか存在しない請求項 1 から 9 のいずれかに記載の不揮発メモリ。

【請求項 11】 第二の電極が絶縁性固体に埋め込まれた請求項 1 から 10 の

いずれかに記載の不揮発メモリ。

【請求項 1 2】 第二の電極が絶縁性高分子材料に埋め込まれた請求項 1 から 1 1 のいずれかに記載の不揮発メモリ。

【請求項 1 3】 変形可能な厚さを有する絶縁性高分子材料を用いた請求項 1 2 記載の不揮発メモリ。

【請求項 1 4】 曲面を有する構造物に接着した請求項 1 3 記載の不揮発メモリ。

【請求項 1 5】 平面と曲面を可逆的に変形動作する構造物に接着した請求項 1 3 記載の不揮発メモリ。

【請求項 1 6】 ペーパーディスプレイを接着した請求項 1 5 記載の不揮発メモリ。

【請求項 1 7】 ポリカーボネート基板を用いた請求項 1 2 - 1 6 のいずれかに記載の不揮発メモリ。

#### 【発明の詳細な説明】

##### 【0 0 0 1】

#### 【発明の属する技術分野】

本発明は記憶の保持に電源を要しない不揮発メモリに関する。

##### 【0 0 0 2】

#### 【従来の技術】

従来、不揮発メモリは例えば公表特許広報・公表番号、特表 2 0 0 1 - 5 0 2 8 4 8 に記載されたものが知られている。以下に、図面を用いて従来の技術を説明する。

##### 【0 0 0 3】

図 7 は従来の不揮発メモリの断面構造を示しており、Si 基板 7 1、相変化材料 7 2、電極 A 7 3、電極 B 7 4 から構成されている。相変化材料はアモルファス状態と結晶状態を可逆的に相転移する物質で、アモルファス状態は高抵抗、結晶状態は低抵抗という特徴を有する。電極 A 7 3、電極 B 7 4 を用いて、Si 基板 7 1 面上に配列されたあるアドレスの相変化材料 7 2 に通電し、発生するジュール熱の作用により、相変化材料 7 2 の結晶性を制御し、抵抗値を変化させる。書

込みは相変化材料72をアモルファス状態から結晶状態に変化させることにより行い、それに応じて抵抗値が高抵抗から低抵抗に変化する。消去はこの逆に結晶状態からアモルファス状態に変化させて行い、抵抗値が低抵抗から高抵抗に変化する。読み出しは、相変化材料72の抵抗値を同電極で検出することにより行う。

#### 【0004】

##### 【発明が解決しようとする課題】

この不揮発メモリにおいては、書き込み及び消去動作時の消費電力の低減が要求されている。本発明は、書き込み及び消去動作時の消費電力の低減を目的とする。

#### 【0005】

##### 【課題を解決するための手段】

この課題を解決するために本発明は、メモリ物質に接触する電極の電気接点のサイズを小さくし、メモリ物質との電氣的接触面内での電流密度を従来より上昇させるように構成したものである。

#### 【0006】

少ない投入電力でメモリ作用に必要な電流密度が得られるため、書き込み消去の低電力化が達成される。

#### 【0007】

##### 【発明の実施の形態】

第一の発明は、電氣的に異なる状態間を可逆的に変化してメモリ作用を示す物質（メモリ物質）が電極間に挿入された2端子素子において、メモリ物質に接触する両電極の一方の電極（微細電極）の電気接点の直径若しくは幅が、その他の配線における最小線幅より小さいことを特徴とする不揮発メモリとしたものであり、メモリ物質との電氣的接触面を、適用した設計ルールより微細化することにより、この場所での電流密度が上昇し、書き込み・消去を少ない投入電力で実現できるという作用を有する。

#### 【0008】

第二の発明は、第一の発明において、微細電極が2端子素子内に複数個設けら

れた不揮発メモリとしたものであり、1つの2端子素子内に1個の微細電極を設ける場合に比べ、動作しない2端子素子の数量を低減させるという作用を有する。

#### 【0009】

第三の発明は、第二の発明において、微細電極の個数が、マトリクス状に配置された其々の2端子素子で異なり、その個数頻度がポアソン分布に従う不揮発メモリとしたものであり、微細電極を無作為的に2端子素子内に形成し、作為的に形成するより量産性に優れた製造方法を提供するという作用を有する。

#### 【0010】

第四の発明は、第三の発明において、ポアソン分布の平均値が1を超える不揮発メモリとしたものであり、微細電極の個数が0であるため動作しなくなる2端子素子の数量を低減させるという作用を有する。

#### 【0011】

第五の発明は、第一～第四の発明において、メモリ物質がアモルファス状態と結晶状態を可逆的に変化する相変化材料である不揮発メモリとしたものであり、通電によるジュール発熱量を制御することにより、メモリ物質の構造をアモルファスから多結晶に相変化させて書き込みを行い、またメモリ物質の構造を多結晶からアモルファスに相変化させて消去を行うという作用を有する。

#### 【0012】

第六の発明は、第五の発明において、メモリ素子の電圧対電流特性が正負の電圧変化に対して非対称で整流作用があるとき、メモリ素子に対して順方向電流を流して書き込み・読み出し・消去動作を行う不揮発メモリとしたものであり、逆方向電流より低い電力で書き込み・読み出し・消去動作を行うという作用を有する。

#### 【0013】

第七の発明は、第五の発明において、微細電極がメモリ物質に対して正極になるように電位を与えて書き込み・読み出し・消去動作を行う不揮発メモリとしたものであり、微細電極と接するメモリ材料が水分により陽極酸化し導電性を消失するのを防止するという作用を有する。

【0014】

第八の発明は、第一～第七の発明において、微細電極を電気化学的手法により基板内に埋め込んだ不揮発メモリとしたものであり、安価な手法で基板内に導電性物質を埋め込む手法を提供するという作用を有する。

【0015】

第九の発明は、第一～第八の発明において、微細電極が以下の元素のいずれか：Rh、Pt、Pd、Ni、Coからなる不揮発メモリとしたものであり、エレクトロマイグレーション耐性および酸化耐性が高く、且つ電気化学的手法で堆積可能な電極を提供するという作用を有する。

【0016】

第十の発明は、第一～第九の発明において、メモリ物質に接する微細電極の電気接点内に、微細電極内部の多結晶構造を有する導電性物質の単結晶粒が1個程度しか存在しない不揮発メモリとしたものであり、微細電極の接点領域に存在する結晶粒界が少ないためにエレクトロマイグレーション耐性が高くなるという作用を有する。

【0017】

第十一の発明は、第一～第十の発明において、微細電極が絶縁性固体に埋め込まれた不揮発メモリとしたものであり、微細電極とメモリ物質との電氣的接点を絶縁性固体で機械的・化学的に安定に保持するという作用を有する。

【0018】

第十二の発明は、第一～第十一の発明において、微細電極が絶縁性高分子材料に埋め込まれた不揮発メモリとしたものであり、絶縁性高分子材料基板を用いることにより低コスト化・軽量化が可能という作用を有する。

【0019】

第十三の発明は、第十一の発明において、変形可能な厚さを有する絶縁性固体を用いた不揮発メモリとしたものであり、平面形状を有さない構造物に不揮発メモリを密着させることが可能という作用を有する。

【0020】

第十四の発明は、第十三の発明において、曲面を有する構造物に接着した不揮



発メモリとしたものであり、変形可能とした不揮発メモリを利用することにより、構造物の曲面に沿って不揮発メモリを変形し、構造物が有する曲面という特徴を損なわないという作用を有する。

## 【0021】

第十五の発明は、第十三の発明において、平面と曲面を可逆的に変形動作する構造物に接着した不揮発メモリとしたものであり、変形可能とした不揮発メモリを利用することにより、不揮発メモリを接着しても変形動作する構造物の変形能力を損なわないという作用を有する。

## 【0022】

第十六の発明は、第十五の発明において、ペーパーディスプレイを接着した不揮発メモリとしたものであり、紙のように折りたたむ、若しくは丸めるなどの変形可能なペーパーディスプレイに表示するデータを、同様に変形可能とした不揮発メモリに記憶し、ペーパーディスプレイの変形能力を損なわないで表示する文字や画像を変化させるという作用を有する。

## 【0023】

第十七の発明は、第十二～第十六の発明において、ポリカーボネート基板を用いた不揮発メモリとしたものであり、吸着した水分を脱離させるための熱処理を製造プロセスに導入することが可能という作用を有する。

## 【0024】

次に、本発明の具体例を説明する。

## 【0025】

## (実施例1)

図1は本発明の一実施例の形態による不揮発メモリの断面構造を示し、ポリカーボネート基板11、相変化材料であるGe-Sb-Te化合物を用いたメモリ物質12、Au電極13、Rh電極14から構成されている。

## 【0026】

図2は図1の不揮発メモリの表面と裏面の構造は示し、ポリカーボネート基板21、Au電極22、Rh電極23、細孔24である。すべてのRh電極23は裏面のAu電極13と接触している。他方、すべての細孔24は裏面のAu電極13と接触

していない。図1のメモリ物質12は表面のAu電極13の下に隠れているので図示していない。Au電極13を表と裏で1つずつ選択すると任意のメモリ物質に電氣的にアクセスすることができ、選択した電極間に適当な電気パルスを与え、書き込み・読み出し・消去を実行する。

#### 【0027】

図3に作製方法を示す。まず、図3(a)に示した、基板面に対してほぼ垂直に細孔が開いており、その直径が50nm、細孔31の数密度が $10^5$ 個/cm<sup>2</sup>、厚さが6μmのポリカーボネート基板32を用意した。本基板は購入したものであり、イオンビームを基板面に垂直に照射し基板に、イオンが基板内を通過することにより発生する欠陥を形成する工程と、欠陥を選択的にエッチングする工程を経て、微細な細孔が作製されている。従来、液体中に存在する微粒子などを補足するフィルターとして用いられており、微粒子の顕微鏡観察・生化学的検査・環境測定などに利用されている。

#### 【0028】

図3(b)に初めの工程を示す。配線の設計ルールは100μmとし、基板32の裏側に幅100μmのストライプ状のAu電極33をメタルマスクを利用して200nmスパッタ蒸着した。なお、Au電極の蒸着前に、基板への密着性を高める金属を薄く基板に蒸着しておいてもかまわない。

#### 【0029】

次に、図3(c)に示す工程では、RhSO<sub>4</sub>溶液34を用いて、Rhを細孔内に電気メッキすることにより、基板内に微細電極35を形成した。メッキ中、基板裏面のAu蒸着表面にはRhが析出しないように絶縁物36をコートしておいた。なお、本実施例ではRhを電解めっきしたが、エレクトロマイグレーション耐性および酸化耐性に優れた導電性物質Pt、Pd、Ni、Co等をメッキしてもかまわない。

#### 【0030】

図3(d)に示す工程では、RhSO<sub>4</sub>溶液から取り出した基板に対し、その表面にメタルマスクを通じて、Ge-Sb-Teからなるメモリ材料37を10nm、続いてAu電極38を200nmスパッタ蒸着し、幅100μmのストライプ状の電極を得た。表と裏のAu電極は直交するように、メタルマスクの設置方向は調整した。

スパッタ蒸着により基板に付着する水分が蒸着膜によってデバイス内部に埋め込まれることを防ぐため、基板は真空中で120℃に加熱した後、スパッタ蒸着を行っている。以上の製造工程により、設計ルールより微細な電極構造を有する不揮発メモリが完成した。

#### 【0031】

メモリへの書き込み・読み出し・消去は、表面と裏面のAu電極間に電氣的パルスを加えて行った。まず、メモリ素子の電圧対電流特性を測ったところ、正負の電圧変化に対して非対称で整流作用が認められた。そこで、メモリ素子に対して順方向電流を流して書き込み・読み出し・消去動作を行うこととした。順方向は、微細電極がメモリ物質に対して正極になるように電位を与えることにもなっていたので、メモリ物質が微細電極内部に残留した水分、もしくは基板のクラックや剥がれた電極との隙間などを通じて外界から浸入した水分と反応して陽極酸化し、絶縁化する事を防ぐことにもなった。ただし、微細電極に利用した金属とメモリ物質の組み合わせによっては、必ずしも、順方向がメモリ物質の陽極酸化を防ぐ方向とはならなかった。書き込みは100ns、1mA程度、消去は50ns、1.7mA程度、いずれも2~3Vで達成できた。読み出しは1Vで行い、セット(ON)状態で100nA程度、リセット(OFF)状態で1nA程度であった。比較のため、同様な幅100 $\mu$ mのAu電極の間に、同程度のサイズである直径80 $\mu$ mのRh円筒形電極とメモリ材料のGe-Sb-Teをはさみ、その動作電力を測ったところ、書き込み・消去に100mA以上を要し、本発明により消費電力が著しく低下したことを確かめることができた。また、素子のエレクトロマイグレーション耐性を調べた結果、十分高いことが判明し、その理由は、微細電極内部の多結晶構造を有する導電性物質の単結晶粒と同程度の微細な電極であるため、微細電極の接点領域に存在する結晶粒界が少なくなったからと考えられる。

#### 【0032】

本実施例において、書き込み・読み出し・消去に要する電流・電圧値は個々のメモリ素子によってばらつきを生じたが、そのばらつきは不揮発メモリの機能を損なうほど大きくはなかった。ばらつきの大きさとその許容範囲に関して、評価した結果を以下に述べる。

## 【 0 0 3 3 】

配列した個々のメモリ素子内に存在する微細電極数にばらつきが存在し、このばらつきは個々のメモリ素子の電気特性のばらつきとなって現れる。しかしながら、このばらつきはデバイス動作上、以下に述べるように許容される範囲であり、微細電極を従来の電子線リソグラフィーなどで個々のメモリ素子内に1個ずつ形成する製造方法に比べ、本実施例は安価で量産性に富む方法である点で優れている（本実施例では直径50 nmの微細電極を平均10個、個々のメモリ素子内部に作製しており、この微細電極接点総面積は直径160 nmの1つの電極のものにほぼ等しい。160 nmのリソグラフィー設備を用いることなく、実質このような微細電極を実現していることになる。）。以下、配列されたメモリ素子の電気特性のばらつきについて述べる。

## 【 0 0 3 4 】

当初存在した基板の細孔数密度は $10^5$ 個/cm<sup>2</sup>であるため、メモリの物理的単位である表と裏のAu電極が交差する電極領域（100 μm×100 μm）には、微細電極が平均して10個存在する。微細電極が埋め込まれる細孔は飛来した個々のイオンの軌跡により生じたもので、イオンの飛来がランダムであるために、基板平面単位面積内の出現頻度はポアソン分布になっている。従って、本基板の場合、微細電極数の平均値10からのばらつきはポアソン分布に従う。換言すれば、微細電極数がポアソン分布に従うことは、その形成方法が人為的にイオンの飛来する位置を制御して形成したものではないことを意味する。

## 【 0 0 3 5 】

購入した基板の細孔のサイズのばらつきは少なく、ほぼ同一形状をしたものなので、その内部に埋め込まれた微細電極の抵抗値は、どれもほぼ同じ値を示すと仮定し、メモリ素子の抵抗値のばらつきを計算した結果を図4に示す。横軸のR(x)は平均微細電極数λ個の場合の微細電極数x個での抵抗値、Rcは最高頻度の抵抗値、縦軸のf(x)は抵抗値R(x)を示す頻度、fcはf(x)の最高頻度である。λが5（三角印）、10（丸印）、20（四角印）の3通りの場合について図示した。λの値が大きくなるにつれて抵抗値のばらつきが小さくなることが図示されている。λ=1のばあい、R=∞すなわち微細電極数xが0になる頻度は微細電極数が

1の場合とほぼ同数あり、作製したメモリ素子のかなりの個数が動作しないという問題が生じるが、図示されている $\lambda = 5$ 程度にすれば、その様な動作しないメモリ素子はかなり減少し、更に $\lambda = 10$ にすれば、抵抗値の最大頻度数より約 $1/1000$ 程度まで減少するのがわかる。しかも、 $\lambda = 10$ では抵抗値分布も1桁程度のばらつきの中に99%程度は収まっている。計測した、抵抗値の頻度分布もこの図とくらべ大差なかった。

## 【0036】

微細電極数のばらつきに起因する抵抗値分布と比較するため、アモルファスと結晶の状態変化による相変化材料の比抵抗の変化を測定した。その結果を図5に示す。Si基板上にPt電極、本実施例で使用した相変化材料、Pt電極と堆積し、その比抵抗を測定した。堆積直後、相変化材料はアモルファス状態であり、電流 $10\mu\text{A}$ を流して比抵抗を測定した。続いてSi基板全体に熱処理を施し、相変化材料を結晶化し、電流 $1\text{mA}$ で比抵抗を測定した。相変化材料の厚さは $1\mu\text{m}$ と $500\text{nm}$ の2つの場合について測定した。その結果、堆積した膜厚によらず、本実施例で使用したメモリ材料の比抵抗値は4桁以上の変化をもたらすことが判明した。従って、微細電極数のばらつきにより1桁程度の抵抗値分布があったとしても、相変化に伴う抵抗値変化は十分検出可能であると結論できる。実際の不揮発メモリでは、メモリ物質全体が相変化するのではなく、微細電極の接点近傍のメモリ物質が相変化しているので、メモリ素子として抵抗値変化は2桁程度にとどまっているが、それでも、検出可能な抵抗値変化である。なお、蒸着するメモリ物質の厚さを最適化すれば、メモリ物質中の相変化領域を微細電極近傍に留めることなく、メモリ物質全体に渡るようにする事が可能となり、抵抗値変化を4桁近くまで上昇させることも可能である。

## 【0037】

以上のように、配列した個々のメモリ素子内に存在する微細電極数のばらつきは個々のメモリ素子の電気特性のばらつきとなって現れるが、デバイス動作上、許容される範囲である。

## 【0038】

なお、この作製法では、個々のメモリ物質にアクセスする電極を基板の表と裏

に分けて形成したが、スイッチング素子としてトランジスタを利用し、メモリ物質にアクセスする電極を基板の片面（表面とする）にのみ形成してもかまわない。図6に、メモリ物質のアドレス指定にトランジスタを使った構造を示す。トランジスタ61、電極62、微細電極63である。微細電極63と電極62の間にメモリ材料が挿入されている。微細電極の反対側（メモリ材料に接しない側）は基板の裏面でコモンとした。

## 【0039】

なお、本実施例ではポリカーボネート基板を用いたが、同様な微細孔をSi基板上の $\text{SiO}_2$ 薄膜に作製することも可能で、その製造方法が米国特許6,033,583号に開示されている。このSi基板を用いて同様な不揮発メモリが作製可能である。

## 【0040】

なお、本実施例ではメモリ物質に相変化材料を採用したが、電氣的スイッチング現象が既に確認されているスクアリリウム系色素 (bis-(6-octylazurene)squarylium) などのLB膜（応用物理学会誌 第63巻 第5号（1994年）p.470に開示）を用いてもかまわない。スイッチング現象のメカニズムは解明されていないが、電極を微細化することにより、スイッチングに要する消費電力を低減できる。

## 【0041】

## （実施例2）

図7は本発明の一実施例の形態による、ペーパーディスプレイを接着した不揮発メモリの外観を示し、ポリカーボネート基板を用いた不揮発メモリ71、巻物状に丸めることが可能なペーパーディスプレイ72、表示されている文字73、表示されている画像74から構成されている。

## 【0042】

ペーパーディスプレイ72は公表特許広報・公表番号、特表平11-502950に開示されている技術を用いて作製し、その表示面の裏側に実施例1記載の不揮発メモリ71を接着した。ペーパーディスプレイ72に表示する文字73や画像74は不揮発メモリ71内にデータとして格納した。自動的または意図的に不揮発メモリ71内のデータをペーパーディスプレイ72に転送し、文字73や

画像 7 4 が動的に変化した。

【 0 0 4 3 】

紙のように折りたたむ、若しくは丸めるなどの変形可能なペーパーディスプレイに表示するデータを、同様に変形可能とした不揮発メモリに記憶したため、ペーパーディスプレイの変形能力を損なわないで表示する文字や画像を変化させることに成功した。

【 0 0 4 4 】

【発明の効果】

以上のように本発明によれば、メモリ物質に接触する電極の電気接点の微細化を高価なリソグラフィ装置を用いず達成し、メモリ物質との電氣的接触面内での電流密度を従来より上昇させることに成功し、少ない投入電力でメモリ作用に必要な電流密度が得られ、書き込み消去の低電力化が達成されるという有利な効果が得られる。

【図面の簡単な説明】

【図 1】

本発明の一実施の形態による不揮発メモリの断面図

【図 2】

本発明の一実施の形態による不揮発メモリの平面図

【図 3】

(a) 本発明の一実施の形態による不揮発メモリの製造方法の説明図であって微細孔を有するポリカーボネート基板の断面図

(b) 本発明の一実施の形態による不揮発メモリの製造方法の説明図であって、ポリカーボネート基板の片側（裏面）にAu電極を蒸着した図

(c) 本発明の一実施の形態による不揮発メモリの製造方法の説明図であって、 $\text{RhSO}_4$ 溶液を用い、Rhを微細孔内に電気メッキしている様子を示す図

(d) 本発明の一実施の形態による不揮発メモリの製造方法の説明図であって、ポリカーボネート基板の片側（表面）に相変化材料とAu電極を蒸着した図

【図 4】

本発明の一実施の形態によるメモリ素子の抵抗値のばらつきを計算した結果を

示す図

【図 5】

本発明の一実施の形態による相変化材料の比抵抗値を示す図

【図 6】

本発明の一実施の形態によるメモリ物質のアドレス指定にトランジスタを使った構造を示す図

【図 7】

本発明の一実施の形態によるペーパーディスプレイを接着した不揮発メモリの  
外観図

【図 8】

従来の不揮発メモリの断面図

【符号の説明】

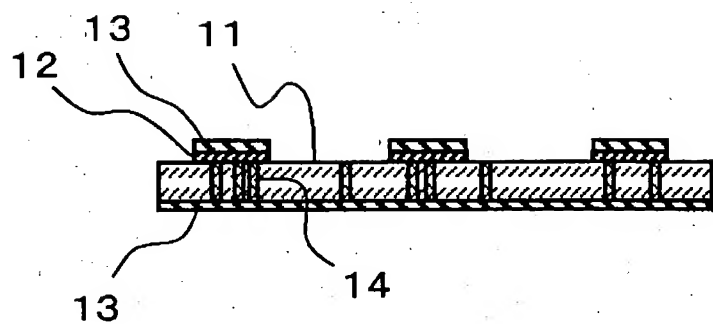
- 1 1 ポリカーボネート基板
- 1 2 メモリ物質
- 1 3 Au電極
- 1 4 Rh電極
- 2 1 ポリカーボネート基板
- 2 2 Au電極
- 2 3 Rh電極
- 2 4 細孔
- 3 1 細孔
- 3 2 ポリカーボネート基板
- 3 3 Au電極
- 3 4  $\text{RhSO}_4$  溶液
- 3 5 微細電極
- 3 6 絶縁物
- 3 7 メモリ材料
- 3 8 Au電極
- 6 1 トランジスタ



- 6 2 電極
- 6 3 微細電極
- 7 1 不揮発メモリ
- 7 2 ペーパーディスプレイ
- 7 3 文字
- 7 4 画像
- 8 1 Si基板
- 8 2 相変化材料
- 8 3 電極 A
- 8 4 電極 B

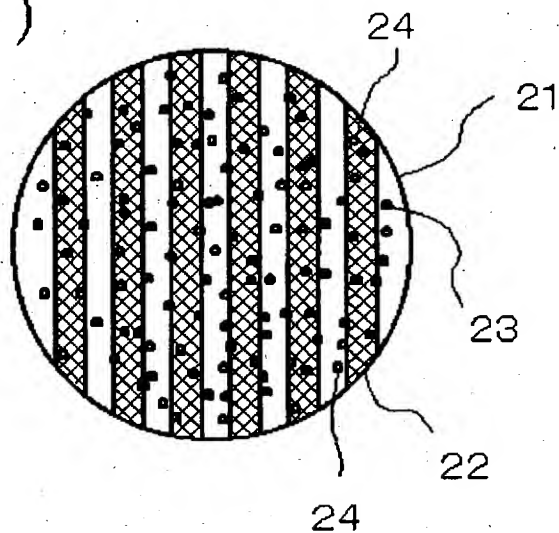
【書類名】 図面

【図 1】

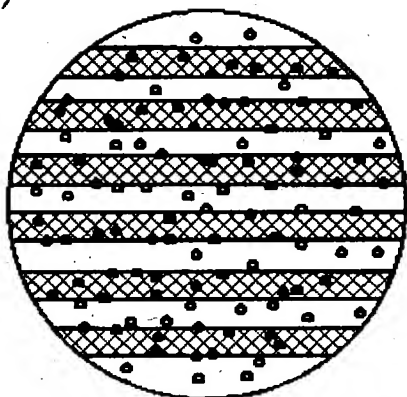


【図 2】

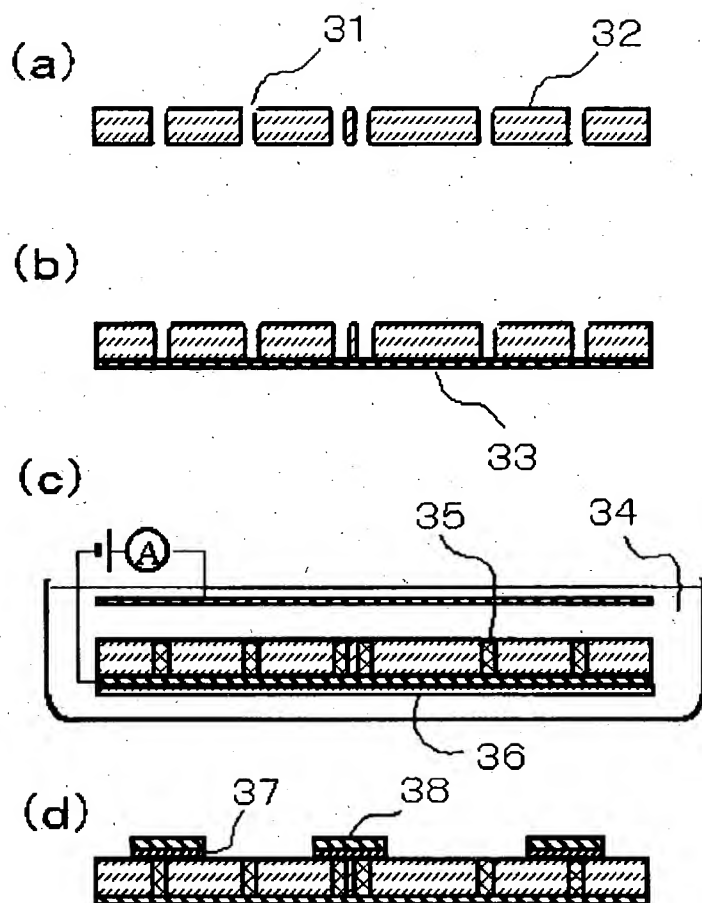
(a)



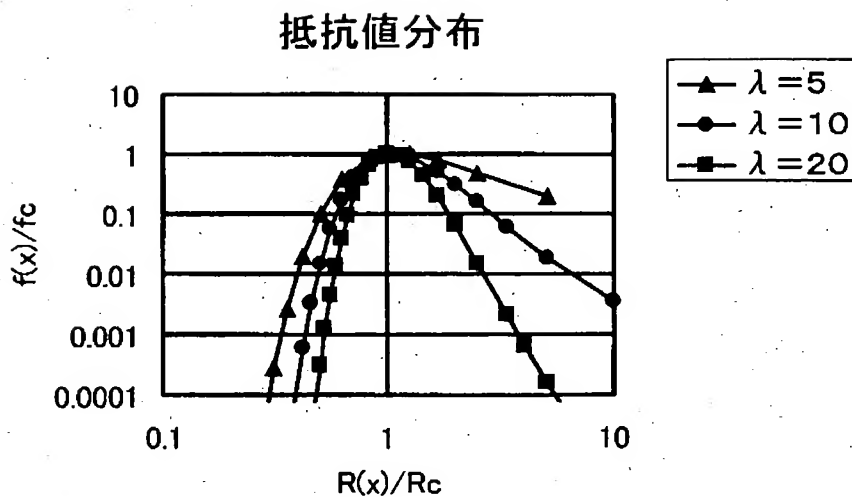
(b)



【図 3】

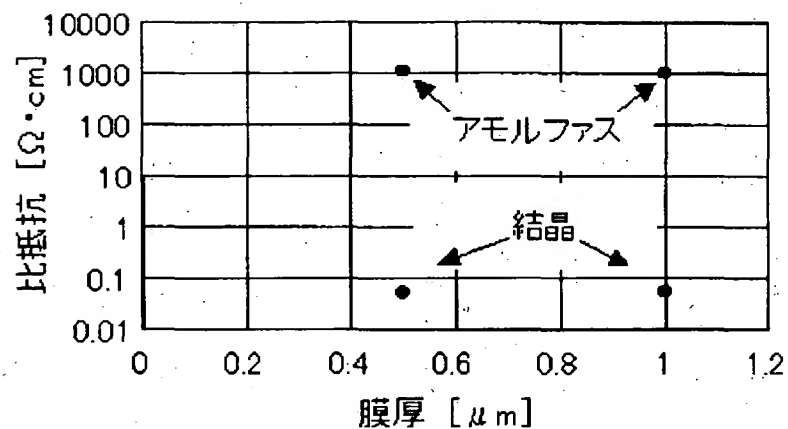


【図 4】

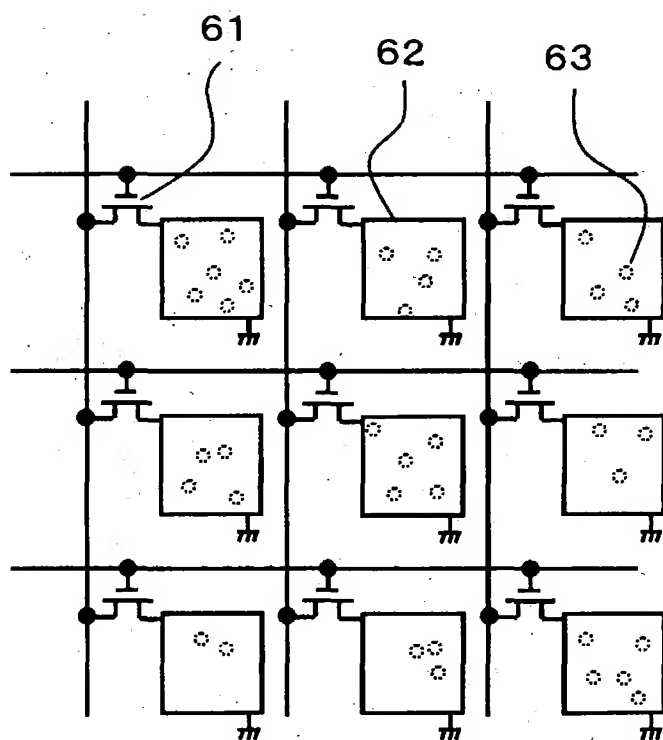


【図5】

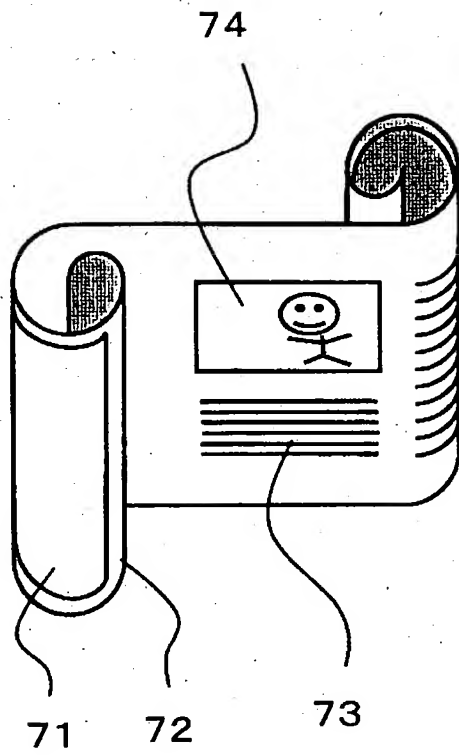
# 比抵抗の測定



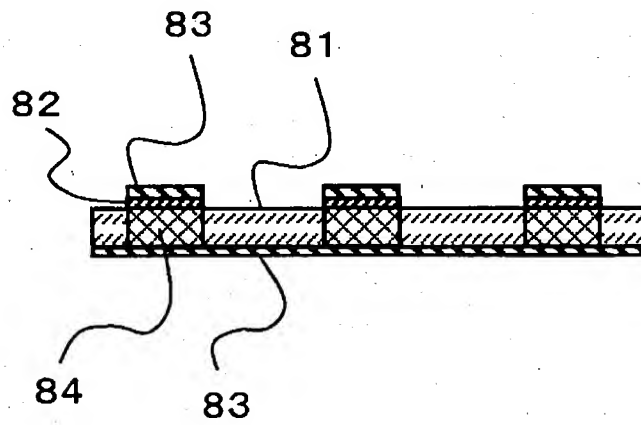
【図6】



【図7】



【図8】



【書類名】 要約書

【要約】

【課題】 各種電気機器に使用される不揮発メモリにおいて、その書き込み・消去動作における消費電力を低減することを目的とする。

【解決手段】 ポリカーボネート基板 1 1 へのイオン照射とエッチング処理により形成された微細孔内部に金属 (R h) を電気化学的に堆積することにより、リソグラフィ技術を利用することなく、設計ルールより十分微細な、メモリ物質 1 2 に接触する R h 電極 1 4 を形成する。メモリ物質 1 2 との電氣的接触面内での電流密度が電極の微細化により上昇し、少ない投入電力でメモリ作用に必要な電流密度が得られるため、書き込み・消去の低電力化が達成される。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日  
[変更理由] 新規登録  
住 所 大阪府門真市大字門真1006番地  
氏 名 松下電器産業株式会社